PROGRESS & NEXT

자체 NPU에서, 첫 AI 반도체까지.

설계 자산을 실물 칩과 시스템으로 확장합니다.

2026.01 — **자체 NPU Core 개발**
SUAI · 삼성 파운드리 28 nm 제작

2026.06 — **SUAI NPU 실물 칩 확보**
NPU 칩 패키징

2026.08 — **첫 AI 반도체 개발**
Sem-V1 · 삼성 파운드리 28 nm

현재 — **보드 제작 및 검증 진행중**
음성 기능 · 전력 평가 · PPA 인증

12-02월 (2026-27) — **VUI v2 · SLM tape-out**
예상 일정

2027.03 (예상) — **첫 AI 반도체 실물 수령 (Sem-V1)**
예상 일정 · 수령 후 통합 검증 추진

NEXT / 후속 개발 방향

VUI 고도화
리비전 NPU 버전 +
SoC 최적화

SLM
Transformer
연산 최적화

Vision
예정

PRODUCT & BUSINESS

NPU IP와 AI 반도체, 두 공급 경로.

공통 NPU 자산을 기반으로
IP 라이센스와 칩 공급을 병행 추진

01 IP 라이센스 판매

MCU · SoC 반도체 업체 대상

목표 AI 모델 · NPU IP · CPU 연동 SW를
통합 구성으로 제공하는 사업

라이선스 · 통합 지원

02 AI 반도체 판매

자체 NPU 기반의 첫 AI 반도체

목표 AI 모델을 탑재한 Wake-up용 칩 제공
제품 평가 · 검증 후 공급 추진

칩 판매 · 유료 PoC

(03) AI Solution Service

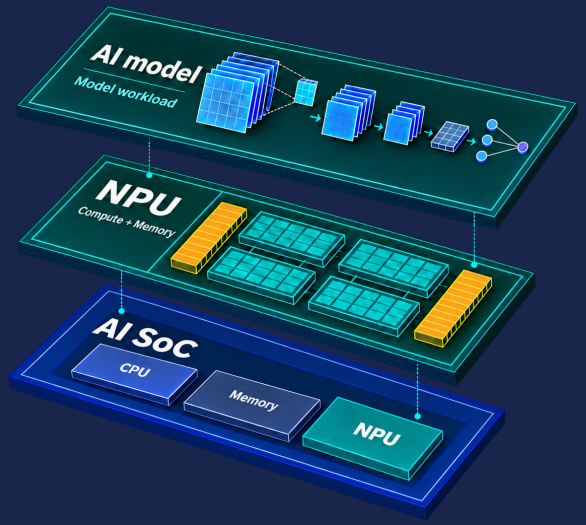
모델 · 실행 SW · 기기 연동 공동개발
핵심 제품 · 후속 IP에 기여하는 과제 중심

semunite

PURPOSE-BUILT NPU & AI SoC

응용 AI 모델에 맞는 최적화된 AI 반도체

- Ultra-compact NPU
- Super-low Power
- Purpose-built



FIRST APPLICATION / 첫 적용 분야

ASR/VOICE AI

(Automatic Speech Recognition)

첫 적용은, ASR/VOICE AI

호출어와 일부 정해진 표현을 기기 안에서
감지하는 음성 인터페이스(VUI)를 개발합니다.

FIRST SCOPE / 첫 단계 개발 범위

음성 입력 → **호출어 감지 KWS · NLU** → 호스트 제어 연동

제품별 구현 범위는 검증 예정

AI MODEL FIT

모델 조건

인식 품질 · 연산 · 메모리

제품 조건

평균전력 · 크기 · 부품 원가

우선 구매 대상

MCU · SoC 반도체 업체

음성 AI를 자사 칩에 통합하려는 업체

자체 칩 적용 검토 : 가전 · 스마트플러그 · 웨어러블

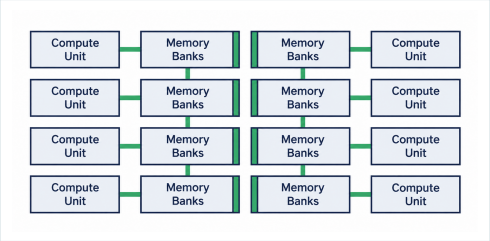
현재 : 수요처 발굴 · 평가 준비

모델 · NPU · SW를 함께 설계합니다.

PIM-like NPU

메모리 · 연산의 근접 배치와
재구성 가능한 NPU 구조를 결합합니다.

Zero-skipping 버전으로 NPU Core 리비전 진행중



연산 · 메모리 근접 배치 개념도

01 **Purpose-built**

목표 AI 모델의 연산 특성과 제품 요구에 맞춘 설계

02 **Power-efficient**

연산 · 메모리 · 실행 경로 최적화로 전력 소모 절감

03 **Ultra-compact**

자체 IP와 Physical Design 기법을 활용해
원가 최적화와 소형화 추진

NPU (Simulation)

0.15 ~ 2 TOPS **6-8 TOPS/W**

INT8 · Scalable

semunite

LET'S BUILD WHAT'S NEXT

다음 단계는, 제품 검증과 첫 고객 채택.

NPU 실칩 확보 경험을 기반으로
음성 AI 제품 검증과 사업화를 추진합니다.

01 **실측 검증**

인식 품질 · 추론 에너지 · 시스템 평균전력

02 **고객 유치**

IP 판매 · 유료 PoC

03 **제품화 준비**

실 동작 소형 칩 모듈 및 고객사 도입 지원 패키지 준비

기술 협력 · 투자 문의

contact@semunite.com

www.semunite.com

주식회사 세뮤나이트